

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 63-157372  
(43) Date of publication of application : 30.06.1988

(51) Int. Cl. G11B 20/18  
G11B 20/18

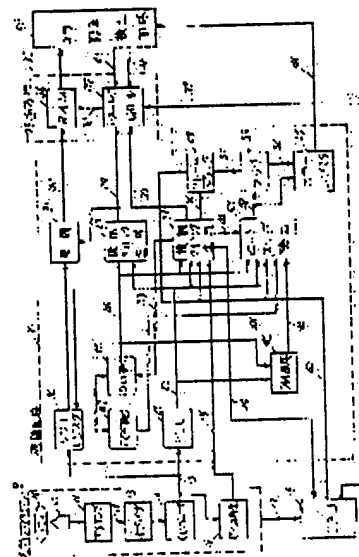
(21) Application number : 61-304257 (71) Applicant : MATSUSHITA ELECTRIC IND CO LTD  
(22) Date of filing : 19.12.1986 (72) Inventor : KUROKI YUZURU  
SATO ISAO  
ICHINOSE AKIRA  
FUKUSHIMA YOSHIHISA  
TAKAGI YUJI

## (54) INFORMATION RECORDING AND REPRODUCING DEVICE

## (57) Abstract:

PURPOSE: To improve error correcting capacity by detecting the occurrence of a bit slip and specifying positions where consecutive demodulation error occurred.

CONSTITUTION: A bit slip detecting circuit 43 uses basically a DM detecting signal 26, a DM delay signal 46, a reproduction clock 23 and a bit slip detecting window signal 44 to detect a frame data error due to the bit slip. When the circuit 43 detects the bit slip, a frame error detecting signal 52 is outputted. Based on this signal 52, a frame address 51 of the frame having an error is latched by a frame address latch circuit 53. Then the address information 54 on the frame having the bit slip is fetched by an error register 55. Thus the error occurring positions can be specified for each frame and therefore the error correcting capacity is improved based on the error occurring position information 56.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-157372

⑪ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)6月30日

G 11 B 20/18

1 0 2

U-6733-5D

6733-5D

審査請求 未請求 発明の数 1 (全9頁)

⑭ 発明の名称 情報記録再生装置

⑮ 特 願 昭61-304257

⑯ 出 願 昭61(1986)12月19日

⑰ 発 明 者	黒 木	譲	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	佐 藤	勲	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑲ 発 明 者	一 之 瀬	亮	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑳ 発 明 者	福 島	能 久	大阪府門真市大字門真1006番地	松下電器産業株式会社内
㉑ 発 明 者	高 木	裕 司	大阪府門真市大字門真1006番地	松下電器産業株式会社内
㉒ 出 願 人	松下電器産業株式会社		大阪府門真市大字門真1006番地	
㉓ 代 理 人	弁理士 中尾 敏男		外1名	

## 明 細 書

## 1. 発明の名称

情報記録再生装置

## 2. 特許請求の範囲

(1) セクタ構造を有する記録媒体に情報を記録再生する装置であって、1セクタ単位で誤り訂正検出を行なう誤り訂正検出手段と、1セクタの記録データを複数のブロックに分割し、各ブロックの先頭にデータの先頭を識別するデータ先頭識別マークを付加して前記記録媒体に記録する手段と、再生信号から再生クロックを自己生成する手段と、目標セクタの再生信号から前記データ先頭識別マークを識別して、各ブロック毎にデータを再生する手段と、識別したデータ先頭識別マークを、次のデータ先頭識別マーク識別位置まで前記再生クロックによって1ブロック分遅延させる手段と、識別したデータ先頭識別マーク位置と、前記遅延させたデータ先頭識別マーク識別位置を比較する手段と、前記比較結果より得られる再生データの誤り位置情報に基づいて誤り訂正を行なう事と特徴とする情報記録再生装置。

する情報記録再生装置。

(2) ブロック毎に識別したデータ先頭識別マーク位置と1ブロック遅延させたデータ先頭識別マーク位置の比較は、識別したデータ先頭識別マーク、もしくは目標セクタを識別するためのセクタ識別子から生成した検出窓信号内で行なうことを特徴とする特許請求の範囲第1項記載の情報記録再生装置。

(3) 再生データの誤り位置情報は、前記検出窓信号内において、ブロック毎に識別したデータ先頭識別マーク位置と1ブロック遅延させたデータ先頭識別マーク位置が異なる場合、もしくは少なくともどちらか一方が検出されない時のブロック番号であることを特徴とする特許請求の範囲第2項記載の情報記録再生装置。

(4) 再生データの誤り位置情報に基づいた誤り訂正は、誤り訂正不能のエラーが発生した時のみ実行することを特徴とする特許請求の範囲第1項記載の情報記録再生装置。

## 3. 発明の詳細な説明

特開昭63-157372 (2)

## 産業上の利用分野

本発明は、セクタ構造を有する記録媒体に情報を記録再生する情報記録再生装置に関するものである。

## 従来の技術

光記録ディスクは記録トラックの高密度化、離散的な部分書き込み、消去等の理由から、案内溝のように光学的に検知可能な案内トラックが同心円状、あるいはスパイラル状に設けられ、この案内トラック上に形成した記録層に直径1 $\mu$ m以下に絞ったレーザー光を照射し、穴あけもしくは反射率、透過率の変化を起こして記録する。

データの長さが可変のデジタル情報を記録しようとする場合、記録効率を上げるためにトラックを複数のセクタに分割し、セクタ単位で情報の記録再生が行なわれる。各セクタはトラックアドレス及びセクタアドレス情報を含むセクタ識別子とデータを記録再生するデータフィールドから構成されている。

データフィールドに記録するデータは、普通P

日本出願特許昭58-58157号明細書で、セクタを複数のブロック(以下フレームと呼ぶ)で構成するフレーム構成セクタフォーマットを提案している。第6図でそのフォーマットを説明する。セクタデータは、データマーク1(DM)、及び1セクタのデータをm個に分割したデータ2を1単位としてFからFまでのm個のフレームで構成され、さらに先頭にPLL同期引き込みのための同期引き込み信号3(SYNC)を付加している。データの記録再生は、セクタの先頭にあるセクタ識別子4(ID)を検出し、目標セクタのアドレスを読みとって実行する。このような構成とすれば、前述のように長いドロップアウト等により復調のワード同期がずれたとしてもエラーはフレーム単位で抑えられ次のフレームからは、正常な復調が実行出来る。

## 発明が解決しようとする問題点

しかしながら、前記のようなフレーム構成フォーマットを採用して、ビットスリップ現象による連続的な復調エラーの長さを制限しても、ビットス

LL(Phase Locked Loop)の同期引き込みのための同期引き込み信号部、記録データの前に付加されデータの先頭を識別するためのデータ先頭識別マーク(以下データマークと呼ぶ)、及びデータ部より構成され、データ復調の際は、再生信号中よりデータマークを検出することにより、復調のためのワード同期をとる。

一方、光記録ディスクの基材、記録膜、保護層などに各種の欠陥、ゴミ、キズ等が存在する場合には再生信号にドロップアウトを発生させるが、光記録ディスクの記録ビット、及びトラックピッチは1 $\mu$ m程度と微小なために、生のエラーレートは $10^{-4} \sim 10^{-3}$ と非常に悪く、長いバースト状のドロップアウトも多く存在する。このバースト状のドロップアウトはしばしばPLLの動作に影響を与え、自己再生したクロックの個数に増減が発生するビットスリップ現象が起こり、データ復調中にワード同期がずれて以降のセクタデータがすべてエラーになることがある。

このような問題を解決するために、発明者らは

リップが発生した場合、誤り訂正能力は大幅に低下していた。

本発明はかかる点に鑑み、フレーム構成フォーマットをとるデータの再生時に、ビットスリップの発生を検出することによって連続的な復調エラーの発生位置を特定でき、誤り訂正能力を上げることのできる情報記録再生装置を提供することを目的とする。

## 問題点を解決するための手段

本発明は、1セクタ単位で誤り訂正検出を行なう誤り訂正検出手段と、1セクタの記録データを複数のブロックに分割し、各ブロックの先頭にデータの先頭を識別するデータ先頭識別マークを付加して前記記録媒体に記録する手段と、再生信号から再生クロックを自己生成する手段と、目標セクタの再生信号から前記データ先頭識別マークを識別して各ブロック毎にデータを再生する手段と、識別したデータ先頭識別マークを、次のデータ先頭識別マークの識別位置まで前記再生クロックによって1ブロック分遅延させる手段と、識別した

特開昭63-157372 (3)

データ先頭識別マーク位置と、前記遅延させたデータ先頭識別マーク位置を比較する手段と、前記比較結果より得られる再生データの誤り位置情報に基づいて誤り訂正を行なう事の特徴とした情報記録再生装置である。

#### 作用

本発明は前記した構成により、ディスク上に存在する長いバーストエラー等によって発生するビットスリップを検出可能とし、ビットスリップによって起こった再生データの誤り位置情報を得ることができ、誤り訂正能力を上げることができる。

#### 実施例

次に図面を用いて本発明の実施例について詳細に説明する。

本発明は、エラーの発生した位置情報が得られれば、誤り訂正能力が大きく増大することを利用する。これについて説明すると、距離  $d$  の誤り訂正符号については、次のような式が知られている。(ピータソン アンド ウェルダン, "エラーコレクティング コード 第2版" P.305参照)

この式よりエラーの位置が特定できた時の訂正能力は大幅に上がることがわかる。

次に、第7図に示したようなフレーム構成をとったフォーマットにおけるフレームデータとECC構成との関係の一例について説明する。第7図に示すように、縦方向にシーケンシャルに配列されたユーザデータ5 (D1, D2...) に対しエラー訂正検出符号6 (C1, C2...) が付加され、各列ごとにコードワード7を形成する。そしてディスクに記録する時は横方向にデータを取り出してデータ変調を行なった後、データを複数のブロック(フレーム)に分割してデータマークDMを各フレームの先頭に付加し、さらにPLL同期引き込みのための同期引き込み信号SYNCを付加して記録する。このような直交インターリーブを施すことにより、再生時の連続的なバーストエラーは各コードワード単位に分散され、バーストエラーに対する訂正能力が上がる。例えば、1コードワードあたり2個のランダムエラーまで訂正可能とすれば、許容バーストエラー長は2行分

$$d \geq 2t + e + 1$$

$t$  は通常のランダム訂正個数、 $e$  は消失訂正個数である。 $d = 5$  と仮定すると通常ではランダムエラーが2個までしか訂正できないが、エラーの発生した2個の位置がわかれば( $e = 2$ )消失訂正により訂正できるため、 $t = 1$  となり、さらに1個のランダムエラーが訂正可能となり計3個の訂正ができる。また、すべてのエラー位置がわかれば、 $e = 4$ 、 $t = 0$  で4個までのエラーが訂正できる。このようにエラー発生位置が特定できれば誤り訂正能力は増加する。

以上のことを式で示すと、データと誤り訂正符号を加えた1コードワードのビット数  $N = 50$ 、シンボルエラーレート  $P_s = 10^{-3}$  とすれば、2個のエラー訂正可能な時の訂正後シンボルエラーレート  $P_1$ 、及び4個のエラー訂正可能な時の訂正後シンボルエラーレート  $P_2$  はそれぞれ次のようになる。

$$P_1 = N C_2 \times P_s^2 \times (1 - P_s)^{N-2} = 1.96 \times 10^{-6}$$

$$P_2 = N C_4 \times P_s^4 \times (1 - P_s)^{N-4} = 2.12 \times 10^{-10}$$

の長さとなる。

ビットスリップ現象は、PLLに入力される再生信号にバースト的なエラーが生じてPLLの発振周波数に変化することによって発生し、その結果再生クロックの個数が増減して復調時のワード同期がずれ、連続的な復調エラーとなることは先に述べたが、通常の復調時ではこのビットスリップ現象の発生が認識できない。本発明においては、フレームごとのデータ先頭識別マークを基準とし、識別したデータ先頭識別マークをPLLの再生クロックによって1フレーム分遅延させ、遅延させたデータ先頭識別マークと次フレームで識別したデータ先頭識別マークの位置を比較することでビットスリップの発生を検出して、エラー発生位置を特定し訂正能力を上げるものである。

第1図に、本実施例における情報記録再生装置のブロック図を示す。光ディスクドライブ8において、光ディスク9から光検出器10で読みだされ、プリアンプ11で増幅された再生信号12は、波形等化回路13で波形整形され、コンパレータ

特開昭63-157372 (4)

14でデジタル化されて2値化再生信号15となる。一方、セクタ識別子部のアドレスはアドレス再生回路16で読みだされて、セクタのアドレス再生信号17を出力する。アドレス再生回路ではセクタ識別部のエラー検出符号でエラーチェックし、アドレス再生信号がエラーなく正常に読みだされるとアドレス検出信号18を出力する。

あるセクタのデータを復調する際、制御を司るCPU19はアドレス再生信号17を確認して目標セクタに対する復調指令信号20を復調回路21に出力する。復調回路21では、2値化再生信号15に対しPLL回路22で再生クロック23を自己生成し、この再生クロック23に従って2値化再生信号15をシフトレジスタ24に送り込み、データマーク検出回路25にて各フレームの先頭にあるデータマークパターンの一致をとってデータマークを検出し、データ復調のためのDM検出信号26を出力する。復調クロック生成回路27では、再生クロック23とDM検出信号26により、復調のワード同期をとるための復調クロック

28を生成する。また、復調タイミングゲート生成回路29では、フレーム単位の復調データ送出期間を示す復調イネーブル信号30を生成する。この復調イネーブル信号30がオン状態の時には、復調部31で復調された復調データ32が有効なデータであることを示す。これらの復調クロック28、復調イネーブル信号30はDM検出信号26で初期化され、1フレーム単位の復調が起動される。また再生信号のデータ列には、ビットエラーによってデータマークと同じパターンが発生することがあり、このようなデータマークの誤検出は復調タイミングをずれさせてしまうため、復調タイミングゲート生成回路29では偽DMをマスクするためのマスキングゲート33をDM検出回路25に送出している。

このようにして各フレーム単位で再生データを復調し、所定のフレーム数だけ復調を終了すると復調終了信号34がCPU19へ出力される。CPU19はこの復調終了信号34を認識し、復調指令信号20を解除する。

セクタバッファメモリ35における復調データ32のRAM36への格納はインターリーブコントロール回路37で制御される。インターリーブコントロール回路37では、復調クロック28と復調イネーブル信号30から復調データを格納するためのRAMアドレス設定信号38を出力する。1セクタ単位の復調データ格納が終了すると、CPU19はインターリーブ切り換え信号39を切り換え、エラー訂正検出回路40からのECCクロック41とECCイネーブル信号42によってRAMのアドレスを発生させ、格納したデータの配列を変えてエラー訂正検出回路40にデータを送出する。このようにして、インターリーブ記録再生を実現している。

ビットスリップ検出回路43では、基本的にDM検出信号26、DM遅延信号46、再生クロック23、ビットスリップ検出窓信号44によって、ビットスリップに起因するフレームデータエラーを検出する。ビットスリップ検出窓信号44は復調タイミングゲート生成回路29で生成され、第

Nフレームで検出されたDM検出信号26から再生クロック23をカウントして次の(N+1)フレームのDM検出位置にある幅を持って発生させる。またDM検出信号26を基準とし、モータの回転変動・ディスクの偏心等によるセクタ長変動分を考慮して、水晶のクロックをカウントする方法もある。もし先頭フレームのDMが検出できない場合は、第2フレームのDM部で発生するビットスリップ検出窓信号が生成できないため、そのセクタのアドレス検出信号18などの別の基準信号を用いて検出窓信号を生成する。そしてこの検出窓の部分で、(N+1)フレームで検出したDM検出信号26と、DM遅延回路45において第Nフレームで検出したDM検出信号26より再生クロック23を1フレーム分カウントしたDM遅延信号46との位置比較を行なって、ビットスリップを検出する。ただしこの方式では第6図のフォーマットからわかるように、最後のフレームのビットスリップチェック時に、基準となるデータマークが存在しないためDM遅延信号との比較ができ

## 特開昭63-157372 (5)

ない。従って、セクタデータの最後に特別なマークを付加してやる必要があり、ここではE O F (End Of Frame)マークと呼ぶ。第1図のE O F検出回路47では、E O Fマークパターンを検出し、E O F検出信号48をビットスリップ検出回路43に出力する。またこのE O Fマークパターンはデータマークパターンと同一でも構わない。

フレームカウンタ49では、復調タイミングゲート生成回路29で生成されたフレームパルス50をカウントして、ビットスリップ検出窓信号44が出力された時にビットスリップをチェックするフレームのフレームアドレス51を発生させる。フレームパルスは、各フレームに1パルス発生させればよく、例えばDM検出信号、アドレス検出信号等を基準として生成する。

ビットスリップ検出回路43においてビットスリップが検出されると、フレームエラー検出信号52が出力され、この信号に基づきエラーの起こったフレームのフレームアドレス51がフレームアドレスラッチ回路53でラッチされ、ビットスリッ

ビットスリップのチェックは、前述したように第2図(f)に示すビットスリップ検出窓信号部で行なわれ、第2図の点線部分のように第2図(c)のDM検出信号もしくは第2図(d)のE O F検出信号と、第2図(e)のDM遅延信号との位置比較によって実行される。また第2図(j)は各フレームごとに1パルス生成されるフレームパルス50、第2図(k)はこのフレームパルス50をフレームアドレスカウンタ49でカウントした結果であるフレームアドレス51を示す。

次に、第3図でビットスリップ検出の基準について説明する。第3図において(a)は1セクタの再生信号、(b)はDM検出信号、(c)はE O F検出信号、(d)はDM遅延信号、(e)はビットスリップ検出窓信号である。(1)の部分では、DM検出信号とDM遅延信号の位置がずれているため、フレームFのいずれかの部分でビットスリップが発生していることがわかる。(2)の部分では、フレームFの先頭のDMが検出できないので、検出窓内には(1)におけるDM検出信号か

ラ発生フレームアドレス情報54がエラーレジスタ55に取り込まれる。このようにフレーム単位でエラーの発生位置が特定できるため、このエラー発生位置情報56をもとにして、誤り訂正能力を上げることが可能となる。

第2図は復調時のタイミング図を示したものである。第2図(a)は、FからFまでの4つのフレームに分割されたセクタ記録フォーマットの再生信号を示しており、フォーマットは第5図で説明したものにE O Fマーク57を付加したものである。データの復調は第2図(b)に示すID部のアドレス検出信号18とアドレス再生信号17によって目標セクタを認識し、第2図(g)に示す復調指令信号20によって起動される。復調が起動された後、第2図(c)に示すデータマーク検出によって得られるDM検出信号26に従って、第2図(h)の復調イネーブル信号30が出力される。そして復調クロック28に同期して、第2図(i)に示す復調データ32がセクタバッファメモリのRAM36に送出される。

ら遅延させたDM遅延信号のみしか現われず、基準となるDMが存在しないため、ビットスリップが判定はできない。ただし、ビットスリップが発生している可能性があるとして、注意信号を出すことはできる。(3)では、DM検出信号及びDM遅延信号とも出力されていないため、フレームFのデータマークがディスクのドロップアウト等で検出されず、第3フレームがフレームエラーとなっていることがわかる。また、(4)も(3)と同様に、第4フレームがフレームエラーとなっていることを示す。

第4図では、第1図で示すビットスリップ検出回路の一実施例の詳細図、第5図には、ビットスリップ検出時のタイミング図を示す。

第4図において、60~65はANDゲート、66~68はRSフリップフロップ、69~74はDフリップフロップ、75はインバータを示し、フリップフロップ入力の丸印は負論理の入力であることを示している。また、この回路に入力されるDM検出信号、E O F検出信号、DM遅延信号、

特開昭63-157372 (6)

ビットスリップ検出窓信号は再生クロックの立ち上がりによって同期化されているものとする。このような回路構成をとった時のタイミングについて説明する。

第5図において(a)はビットスリップ検出窓信号、(b)は再生クロックである。(c)及び(d)はビットスリップ検出窓内で検出されたDM検出信号と、1つ前のDM検出信号から遅延されたDM遅延信号の位置がずれていることを示し、この時フレームエラー検出信号Aが(e)のようにビットスリップ検出窓信号がローレベルになるタイミングで再生クロック1周期分出力される。

またこの場合、ビットスリップ検出窓内でDM検出信号のみが出力され、DM遅延信号が出力されない時もフレームエラー検出信号Aが同じように出力される。

第5図(f)及び(g)はビットスリップ検出窓内においてDM検出信号とDM遅延信号が両方とも出力されないことを示し、この場合は(h)のようにフレームエラー検出信号Bが出力される。

この情報は用いず誤り訂正不能なエラーが発生した時のみ、この情報を使用すれば復号速度を落とすことなく訂正能力を上げることができる。

#### 発明の効果

以上説明したように、本発明は前記した構成により、ディスク上に存在する長いバーストエラー等によって発生するビットスリップを検出可能とし、ビットスリップによって起こった再生データの誤り位置情報を得ることができ、誤り訂正能力を大幅に上げることが可能となる。またデータマークの未検出によるフレームデータエラーも検出可能で、同様な再生データの誤り位置情報を得ることができ、その効果は大きい。

また本実施例では光ディスクを例にとって説明したが、磁気ディスクやフロッピーディスクのようにセクタ単位で情報を記録再生する媒体であれば、本発明の趣旨をそこなわないものであることは言うまでもない。

#### 4. 図面の簡単な説明

第1図は本発明における一実施例の情報記録再

また第5図(i)及び(j)はビットスリップ検出窓内においてDM検出信号が出力されずDM遅延信号のみが出力されたことを示し、この場合は(k)のようにフレームエラー検出信号Cが出力される。

前述したように、フレームエラー検出信号AおよびBが出力された時は、そのフレームに確実に連続的なエラーが発生しているが、フレームエラー検出信号Cの場合は断定できず、フレームエラーの可能性があるという意味での検出信号である。

以上述べたように、フレームエラー検出信号52は完全なビットスリップ発生を検出した時、あるいはそのフレームのDMが検出できずに復調エラーとなった時に出力され、フレーム単位でエラーの発生位置が特定できるため、このエラー発生位置情報56をもとにして、誤り訂正能力を上げることが可能となる。

また、このエラー発生位置情報を利用するとエラーレジスタからの読みだし時間等が必要で、誤り訂正における復号速度は遅くなるため、通常は

生装置のブロック図、第2図は復調時のタイミング図、第3図でビットスリップ検出基準の説明図、第4図は第1図で示すビットスリップ検出回路の一実施例の詳細図、第5図はビットスリップ検出時のタイミング図、第6図はフレーム構成セクタフォーマット図、第7図はフレーム構成をとったフォーマットにおけるフレームデータとECC構成との関係図である。

1…データマーク、2…データ、3…同期引き込み信号、4…セクタ識別子、12…再生信号、15…2値化再生信号、17…アドレス再生信号、23…再生クロック、26…DM検出信号、28…復調クロック、30…復調イネーブル信号、32…復調データ、33…復調終了信号、39…インターリーブ切り換え信号、41…ECCクロック、42…ECCイネーブル信号、44…ビットスリップ検出窓信号、46…DM遅延信号、48…EOF検出信号、50…フレームパルス、51…フレームアドレス、52…フレームエラー検出信号、54…エラー発生フレームアドレス、56

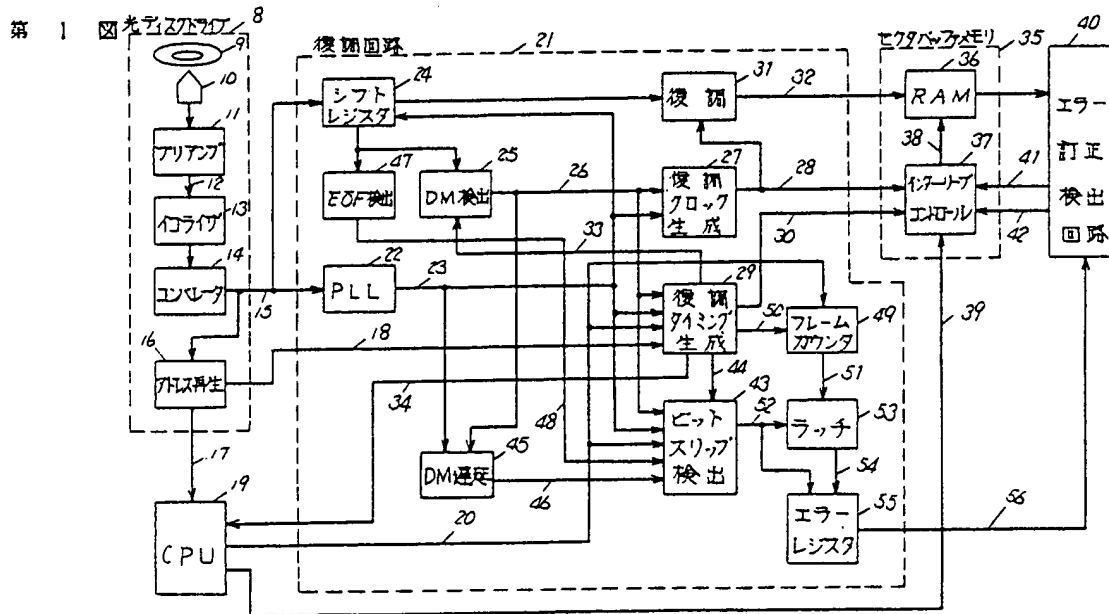
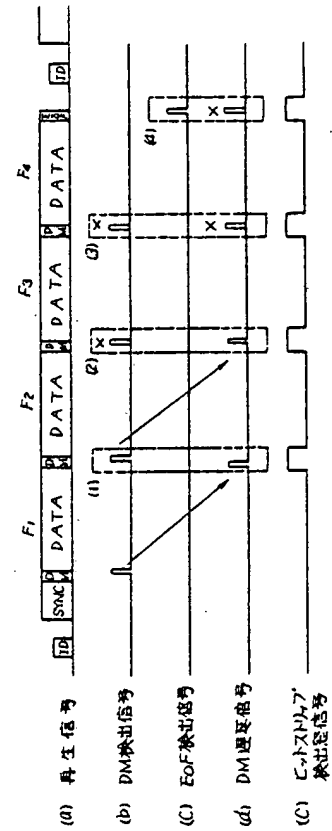


特開昭63-157372 (7)

…フレームエラー発生情報。

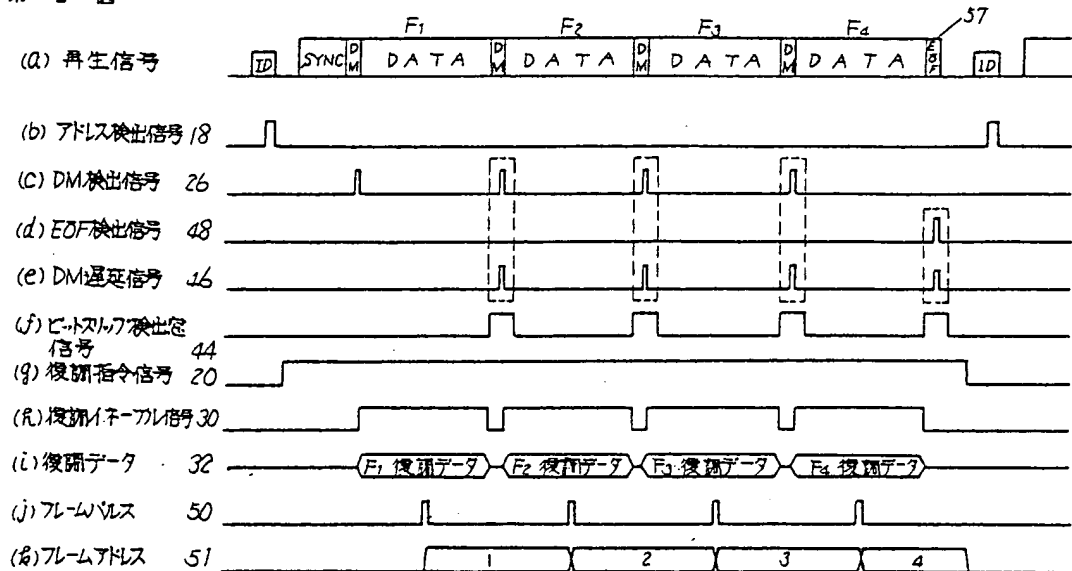
代理人の氏名 弁理士 中尾敏男・ほか1名

第3図

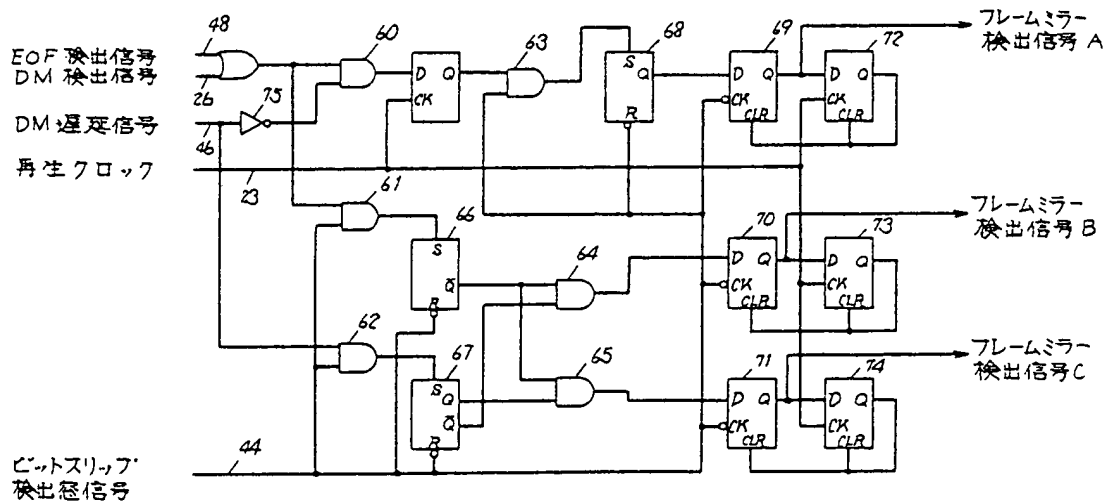


特開昭63-157372 (8)

第 2 図

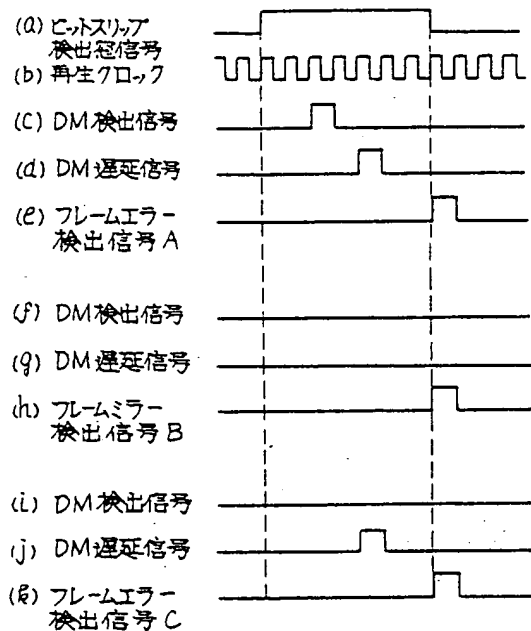


第 4 図

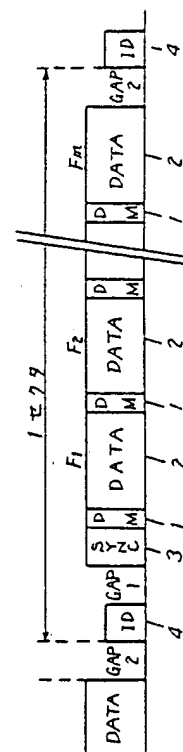


特開昭 63-157372 (9)

第 5 図



第 6 図



第 7 図

